

Sistema de diagnóstico educacional para microcontroladores e periféricos

Elber Guilherme de Oliveira Teixeira, 061230030@faculdade.cefsa.edu.br, Aluno

Erik Bertolin Costa, 061230031@faculdade.cefsa.edu.br, Aluno

Gabriel Silva Araújo, 061230032@faculdade.cefsa.edu.br, Aluno

Jackson Bueno Oliveira da Silva, 061230003@faculdade.cefsa.edu.br, Aluno

Matheus Duarte Costa, 061230026@faculdade.cefsa.edu.br, Aluno

Victor Inácio de Oliveira, pro14724@cefsa.edu.br, Professor

Resumo

O presente trabalho tem como objetivo desenvolver uma jiga de teste automatizada para verificação rápida e precisa do funcionamento de microcontroladores e módulos eletrônicos utilizados em atividades acadêmicas, como ESP32, Arduino Uno, Arduino Nano, sensores e drivers de motor. O estudo é fundamentado em conceitos de eletrônica digital, protocolos de comunicação serial e automação de testes, visando aplicar métodos que aumentem a confiabilidade na entrega de componentes aos alunos. A metodologia consiste na criação de uma placa única com entradas dedicadas para cada tipo de dispositivo, controlada por um ESP32 master responsável por executar rotinas de teste específicas. O sistema conta com uma fonte de 5V integrada, alimentação automática ao inserir o componente e um display de 4 linhas por 20 colunas para exibir o status final de funcionamento, indicando “funciona” ou “não funciona”. Como resultado esperado, o projeto permitirá reduzir o tempo de verificação, padronizar os testes e diminuir a entrega de equipamentos defeituosos, garantindo que os alunos recebam dispositivos em pleno funcionamento para seus projetos. Considera-se que a implementação desta solução trará benefícios diretos ao desempenho acadêmico, à organização interna da instituição e à redução de retrabalhos no processo de manutenção.

Palavras-chave: Jiga de teste. Microcontroladores. Diagnóstico eletrônico.

Introdução

Nas atividades acadêmicas dos cursos de engenharia e tecnologia, é comum o uso de microcontroladores como Arduino Uno, Arduino Nano e ESP32, além de sensores e módulos de potência, como a ponte H L298N e controladores de motor brushless (MONK, 2017; TOCCI; WIDMER; MOSS, 2018; MALVINO; BATES, 2016). Esses componentes são fundamentais para o desenvolvimento de projetos práticos, pois permitem que os alunos coloquem em prática os conceitos teóricos estudados em sala de aula. No entanto, a qualidade e a confiabilidade desses dispositivos têm impacto direto no andamento dos trabalhos acadêmicos. Componentes defeituosos ou com falhas parciais podem comprometer experimentos, gerar retrabalho e até dificultar a compreensão dos conteúdos pelos estudantes (LOPES, 2007).

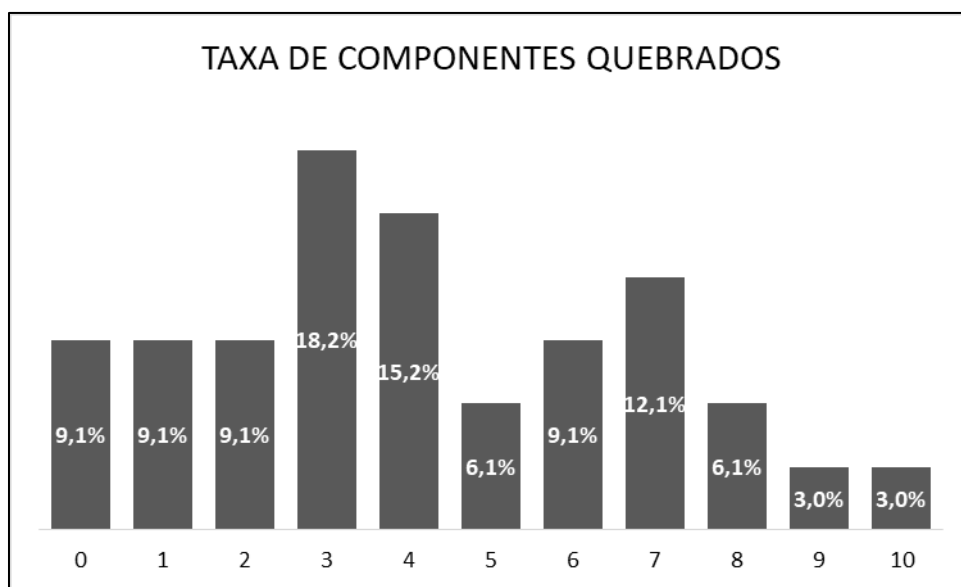
O método atualmente utilizado para verificar o funcionamento dos dispositivos é manual e pouco padronizado. Em geral, o aluno ou professor conecta a placa ao computador, grava um código de teste e analisa manualmente o comportamento do componente (MONK, 2017). Esse processo, além de demorado, está sujeito a erros humanos e não garante que todos os testes necessários sejam realizados de forma

uniforme. Como consequência, ainda é possível que placas defeituosas sejam entregues para uso em laboratório, prejudicando o andamento das disciplinas (CASSOL, 2002).

Esse cenário revela a necessidade de uma solução mais prática e confiável para a validação dos equipamentos. Uma ferramenta que permita testar de forma rápida, automatizada e padronizada ajudaria não apenas a evitar falhas, mas também a otimizar o tempo gasto pelos professores e técnicos de laboratório (LIAO, 2023). Assim, torna-se evidente a relevância de se desenvolver um sistema de verificação dedicado, como a proposta da jiga de teste.

Com o objetivo de embasar a proposta deste trabalho, foi realizada uma pesquisa entre os alunos da instituição para compreender a frequência com que são encontrados componentes defeituosos nos laboratórios. A questão levantada foi: “Qual a taxa de componentes quebrados que você já encontrou no laboratório?”, onde 0 representava que o aluno nunca pegou um componente defeituoso e 10 representava que todos os componentes que o aluno já pegou em laboratório apresentavam falhas. Os resultados revelaram um panorama preocupante, pois evidenciam a presença significativa de falhas nos dispositivos fornecidos para as atividades acadêmicas.

Figura 1 – Frequência de componentes defeituosos encontrados pelos alunos nos laboratórios da instituição, segundo avaliação da pesquisa aplicada



Fonte: Autoria própria (2025)

Esses resultados reforçam a gravidade do problema enfrentado pela instituição. A frequência de dispositivos com falhas não apenas compromete o andamento das atividades, mas também gera frustração e perda de tempo para os estudantes. Diante desse quadro, torna-se evidente que a implementação de um sistema de verificação mais robusto, como uma jiga de teste automatizada, é uma medida necessária para reduzir a taxa de falhas e assegurar maior confiabilidade nos componentes disponibilizados (CASSOL, 2002; LIAO, 2023).

Uma jiga de teste é um dispositivo projetado para facilitar a verificação e validação de placas eletrônicas e módulos em geral. Sua função é atuar como uma interface entre o equipamento em análise e os instrumentos de medição ou sistemas de controle, permitindo que os testes sejam executados de forma mais rápida, segura e padronizada (CASSOL, 2002). Em vez de depender de verificações manuais e códigos individuais carregados em cada dispositivo, a jiga oferece uma estrutura que automatiza grande parte do processo de diagnóstico.

O funcionamento básico de uma jiga de teste envolve a utilização de conectores, adaptadores e circuitos de apoio que permitem a conexão direta das placas ou módulos a serem avaliados. A partir dessa conexão, o sistema executa uma sequência pré-definida de testes, que podem incluir a checagem de pinos digitais, leitura de sinais analógicos, geração de pulsos PWM e até a verificação do funcionamento de periféricos específicos (LIAO, 2023). Tudo isso ocorre de maneira repetitiva e uniforme, garantindo que cada dispositivo seja submetido às mesmas condições de análise.

Ao implementar uma jiga de teste automatizada, é possível não apenas reduzir o tempo necessário para as verificações, mas também eliminar inconsistências que surgem em processos manuais (CASSOL, 2002). Além disso, a padronização garante que somente dispositivos plenamente funcionais sejam disponibilizados para os alunos, melhorando a qualidade do ensino prático e evitando frustrações (LOPES, 2007). Dessa forma, a jiga de teste se mostra uma ferramenta estratégica para instituições de ensino, pois assegura maior confiabilidade nos experimentos e contribui diretamente para a formação dos estudantes.

Metodologia

A metodologia de verificação das placas utilizando a jiga de teste foi desenvolvida com o objetivo de proporcionar um processo rápido, confiável e padronizado, garantindo que todos os dispositivos eletrônicos entregues aos alunos estejam em perfeito estado de funcionamento. O sistema é estruturado em torno de um ESP32 master, responsável por controlar toda a operação de testes, gerenciar a gravação dos firmwares de diagnóstico, coletar os resultados enviados pelos dispositivos em teste (DUT – Device Under Test) e apresentar o status final no display LCD 20×4. Esse arranjo permite centralizar as funções mais críticas em um único controlador, reduzindo a necessidade de múltiplos equipamentos externos e tornando o processo mais simples de ser operado por qualquer usuário.

O procedimento se inicia quando a placa a ser testada é inserida no conector apropriado da jiga. Imediatamente, a placa recebe a alimentação proveniente de uma fonte de 5 V regulada, devidamente protegida contra sobrecorrente, curto-circuito e inversão de polaridade. Esse cuidado é fundamental para evitar danos tanto na placa em teste quanto no próprio sistema da jiga, garantindo maior robustez ao processo. No início o usuário aperta o botão para iniciar o teste, em seguida, inicia o processo de gravação de um firmware de diagnóstico, que foi previamente desenvolvido para avaliar de forma sistemática as principais funções do microcontrolador ou módulo em análise.

No caso de placas como o ESP32, o master utiliza a comunicação UART para colocá-las em modo de programação, acionando os pinos de boot e reset necessários para iniciar a gravação. Já no caso de placas como Arduino Uno ou Nano, o processo é realizado por meio do protocolo de bootloader compatível, transmitindo o código de verificação mínima que ficará responsável por testar entradas, saídas e periféricos essenciais.

Após a gravação, inicia-se a etapa de execução do diagnóstico. O firmware gravado no DUT é responsável por realizar uma série de verificações internas. O funcionamento básico consiste em gerar sinais de alta (nível lógico 1) em determinados pinos configurados como saída digital, ao mesmo tempo em

que realiza leituras em pinos configurados como entrada e conectados fisicamente a esses sinais. Dessa forma, é possível verificar se a placa é capaz de produzir corretamente os níveis de tensão esperados e se os pinos de entrada conseguem reconhecer esses sinais sem falhas. Por exemplo, um dos testes propostos consiste em acionar o pino 13 do ESP em nível alto e realizar a leitura correspondente no pino 15. Se o sinal de alta tensão enviado não for lido corretamente do outro lado, a placa é imediatamente considerada defeituosa.

Conforme o DUT realiza cada etapa de verificação, os resultados são armazenados temporariamente em sua memória e, ao final, são transmitidos ao ESP32 master por meio de comunicação serial. Essa comunicação é simples, confiável e amplamente compatível com a maioria das placas testadas, além de possibilitar a transmissão dos dados em tempo real. O relatório enviado pelo DUT ao master pode ser resumido em dois tipos de mensagens: aprovação, indicando que todos os testes foram concluídos com sucesso, ou reprovação, caso qualquer falha seja identificada durante a execução das rotinas.

O ESP32 master, ao receber essas informações, processa os resultados e os apresenta de forma clara no display LCD 20×4. A tela exibe tanto a identificação da placa em teste quanto seu status de funcionamento, utilizando mensagens simples como “FUNCIONA” ou “NÃO FUNCIONA”. Essa abordagem evita interpretações equivocadas por parte do operador, uma vez que a informação é apresentada de maneira objetiva e sem necessidade de conhecimento técnico aprofundado. Dessa forma, qualquer pessoa pode operar a jiga e verificar o estado dos dispositivos sem dificuldades.

A jiga também será utilizada para realizar os testes nos principais periféricos empregados nos projetos acadêmicos. Para os LEDs, o dispositivo contará com uma linha fixa de 5 V e GND, permitindo ao operador conectar rapidamente o componente e observar seu funcionamento. Esse método simples garante que o LED esteja apto para uso sem a necessidade de comunicação com o ESP32, já que a avaliação é visual e imediata.

O sensor ultrassônico de distância será avaliado por meio de um código específico que envia pulsos de disparo (trigger) e registra o tempo de resposta no pino de eco (echo). A medição será comparada a distâncias conhecidas, permitindo verificar se o sensor retorna valores compatíveis. Já o sensor de obstáculo será testado com o auxílio de uma superfície que simula a presença ou ausência de barreiras. O sinal digital gerado será lido pelo ESP32 master, classificando o sensor como funcional ou defeituoso.

Para o teste da ponte H L298N, o procedimento será realizado aplicando uma tensão de alimentação regulada e acionando os pinos de controle que determinam o sentido de rotação. As saídas do módulo serão verificadas para confirmar se respondem de acordo com os comandos enviados. Já no caso do motor brushless, a jiga contará com um testador que envia sinais PWM de diferentes larguras de pulso, monitorando a partida, a rotação e a estabilidade do motor. Qualquer falha de acionamento ou irregularidade no funcionamento levará à reprovação do componente.

Assim, a metodologia proposta garante a verificação não apenas das placas controladoras, mas também de seus periféricos mais utilizados em laboratório. Com isso, a jiga de teste se consolida como uma solução completa, capaz de reduzir o índice de falhas, padronizar o processo de análise e aumentar a confiabilidade dos equipamentos disponibilizados aos alunos.

Resultados preliminares

Com o desenvolvimento da primeira versão da jiga de teste, foram realizados experimentos iniciais com o objetivo de validar a metodologia proposta e confirmar a confiabilidade do sistema de diagnóstico.

Para esses testes preliminares, utilizou-se dois microcontroladores ESP32, sendo um dispositivo plenamente funcional e outro que já apresentava falhas conhecidas. Dessa forma, foi possível observar como o sistema diferencia automaticamente os dispositivos aprovados dos reprovados, garantindo a padronização do processo de verificação.

No caso do ESP32 funcional, o procedimento ocorreu de forma correta e dentro do esperado. Após a inserção do dispositivo na jiga e o acionamento do teste, o ESP32 master realizou a gravação do firmware de diagnóstico e iniciou a execução das rotinas. Todos os pinos de entrada e saída responderam de acordo com os sinais aplicados, os níveis lógicos foram lidos corretamente, e os periféricos básicos, como PWM e ADC, apresentaram valores compatíveis com os de referência. Ao final, a comunicação serial transmitiu o resultado para o master, que exibiu a mensagem “FUNCIONA”, confirmando a aprovação do componente.

Já no teste realizado com o ESP32 defeituoso, o sistema conseguiu identificar de maneira eficiente a falha existente. Durante a execução do firmware de diagnóstico, alguns pinos de saída configurados em nível alto não foram reconhecidos nas entradas correspondentes, caracterizando perda de resposta elétrica em determinados pontos da placa. Essa falha foi registrada e transmitida ao ESP32 master, que processou os dados e exibiu a mensagem “NÃO FUNCIONA”. Esse resultado evidencia que a metodologia é capaz de distinguir dispositivos funcionais de defeituosos de forma clara e objetiva, confirmando a viabilidade da jiga como solução para o ambiente acadêmico.

Referências

CASSOL, Luciano José. **Teste de sistemas integrados utilizando linguagens de descrição de hardware**. 2002. Dissertação (Mestrado em Engenharia Elétrica) – Universidade Federal do Rio Grande do Sul, Porto Alegre, 2002. Disponível em: <<https://lume.ufrgs.br/handle/10183/159206>>. Acesso em: 20 ago. 2025.

LIAO, Wenhao. **Real time bearing fault diagnosis based on convolutional neural network and STM32 microcontroller**. arXiv preprint, 2023. Disponível em: <<https://arxiv.org/abs/2304.09100>>. Acesso em: 20 ago. 2025.

MALVINO, Albert Paul; BATES, David. **Eletrônica: princípios e aplicações**. 8. ed. Porto Alegre: AMGH, 2016.

TOCCI, Ronald J.; WIDMER, Neal S.; MOSS, Gregory L. **Sistemas digitais: princípios e aplicações**. 11. ed. São Paulo: Pearson, 2018.

MONK, Simon. **Programação com Arduino: começando com sketches**. 2. ed. Porto Alegre: Bookman, 2017.

LOPES, Ubirajara. **Implantação de laboratório acadêmico de microcontrolador como ferramenta para o ensino de eletrônica digital**. Revista de Ciências Exatas e Tecnológicas, v. 2, n. 1, p. 45-55, 2007. Disponível em: <<https://exatastecnologias.pgsscogna.com.br/rcext/article/view/2381/2285>>. Acesso em: 20 ago. 2025.